

 <b>Facultad de UNER Ingeniería</b>	<b>Programa de Maestría</b> Maestría en Ingeniería Biomédica
<b>Carrera:</b> Maestría en Ingeniería Biomédica <b>Curso de Posgrado:</b> <b>Tópicos de electrónica e informática aplicadas a la Ingeniería Biomédica - "PROGRAMACIÓN DE LA EDU-CIAA EN LENGUAJE C (SIN RTOS)"</b> <b>Carga Horaria</b> <sup>1</sup> : 90 horas <b>Docente/s a cargo:</b> Mg. Eduardo FILOMENA <div style="text-align: right;"><b>Semestre:</b> 1º      <b>Año:</b></div> 2016	
<b>Modalidad</b> <sup>2</sup> : Curso teórico-práctico <b>Carácter</b> <sup>3</sup> : optativo	
1: <u>Carga horaria:</u> la cantidad de horas reloj. 2: <u>Curso teórico:</u> curso donde se desarrolla en forma expositiva una temática propia de la disciplina <u>Curso teórico-práctico:</u> curso que articula la modalidad del curso teórico con una actividad de la práctica con relación a la temática de estudio. Lo teórico y lo práctico se dan simultáneamente en forma interrelacionada. 3: <u>Carácter:</u> si son obligatorios u optativos.	
<b>PROGRAMA ANALÍTICO</b>	
<p style="text-align: center;"><b><i>PROGRAMACIÓN DE LA EDU-CIAA EN LENGUAJE C (SIN RTOS)</i></b></p> <p>Este curso está orientado al desarrollo de aplicaciones y proyectos basados en la primera computadora industrial abierta argentina (CIAA) (<a href="http://www.proyecto-ciaa.com.ar/">http://www.proyecto-ciaa.com.ar/</a>). Ofrece una formación completa y profesional en implementación de aplicaciones sencillas sobre la plataforma CIAA empleando lenguaje C. Además, proporciona las herramientas necesarias para desarrollar aplicaciones en distintos escenarios profesionales. Se remarca la importancia del uso de capas de abstracción de hardware tales como la biblioteca de funciones LPCOpen, el desarrollo, manejo de drivers, y la estandarización de interfaces (POSIX - HIS).</p> <p>El curso se destina a alumnos de posgrado, docentes y profesionales con interés en incorporar a su formación, conceptos básicos sobre la manera de programación de la CIAA sin emplear un sistema operativo de tiempo real.</p> <p>Está dirigido a Estudiantes, docentes y profesionales del área de ingeniería electrónica, bioingeniería, ingeniería en computación y carreras afines.</p> <p><b>Contenidos Mínimos:</b></p> <ul style="list-style-type: none"> <li>• Gestión de repositorios</li> <li>• Hardware Abstraction Layer (HAL) - La biblioteca LPCOpen</li> </ul>	

- Arquitectura del Firmware de la CIAA
- CIAA IDE (Entorno de desarrollo de la CIAA)
- La herramienta de gestión GNU - Make
- Características del compilador GCC y el depurador GDB.
- Los estándares POSIX y HIS
- Arquitectura del microcontrolador LPC 4337 - Arquitectura ARM Cortex M4.
- Hardware de la EDU-CIAA y CIAA

Estructura del Curso:

**Teorías**

Teoría 1: Hardware AbstractionLayer (HAL) - LPCOpen

Estructura del CIAA Firmware - La herramienta Make

Teoría 2: Gestión de repositorios - Arquitectura del Firmware de la CIAA

Teoría 3: Hardware de la CIAA y de la EDU-CIAA

Teoría 4: Arquitectura del LPC 4337 y de CORTEX M.

Teoría 5: POSIX - HIS

**Prácticas propuestas:**

Práctica 1: *Blinking* con Retardo.

Práctica 2: *Blinking* con Interrupciones Temporizadas.

Práctica 3: Generación de Señales Analógicas (Conversión DA).

Práctica 4: Adquisición de datos – AD con Interrupciones Temporizadas.

Práctica 5: Transmisión de datos adquiridos a través del Puerto Serie (UART).

Práctica 6: *Blinking* con HIS – Práctica demostrativa con la CIAA - FSL y CIAA - NXP.

**Requisitos previos:**

Conocimientos básicos de arquitectura y programación de microprocesadores

Manejo de lenguaje de programación C.

**BIBLIOGRAFIA**

• *ARM Limited - ARMv7M Architecture Reference Manual*, [en línea], [Fecha de consulta: 07 de septiembre de 2015]. Disponible en:

<http://infocenter.arm.com/help/index.jsp?topic=/com.arm.doc.ddi0403e.b/index.html>

• *Sergio Caprile Desarrollo con microcontroladores ARM Cortex M3*, 1ª edición, Buenos Aires

Punto libro ISBN 978-987-28720-0-7.

- *Joseph Yiu The Definitive Guide to ARM® Cortex®M3 and Cortex®M4 Processors*, 3a edición, Newnes Elsevier, ISBN-13: 978-0-12-408082-9 (2014)
- *ARM Limited - Cortex M4 Devices – Generic user guide* [en línea], [Fecha de consulta: 07 de septiembre de 2015]. Disponible en:  
<http://infocenter.arm.com/help/index.jsp?topic=/com.arm.doc.dui0553a/index.html>
- *NXP Support- LPC435x/3x/2x/1x Product Datasheet*, [en línea], [Fecha de consulta: 07 de septiembre de 2015]. Disponible en: <https://www.lpcware.com/content/nxpfile/lpc435x3x2x1x-data-sheet-flash-based-parts>
- *David Money Harris & Sarah L. Harris Digital Design and Computer Architecture*, 2a edición, Editorial Morgan & Kaufmann, ISBN 9780123944245 (2012).
- *John L. Hennessy David A. Patterson - Arquitectura de computadores: Un enfoque cuantitativo* - 1ª edición, McGraw Hill ISBN: 1-55860-069-8 (1993)
- *William Stallings - Organización y arquitectura de computadoras* 5ª edición, Prentice Hall (2001)ISBN 84-205-2993-1 -
- *Dave Jaggard, "ARM Architecture and Systems"*, IEEE Micro, vol.17, no. 4, pp. 9-11, July/August 1997, doi:10.1109/MM.1997.612174
- *Steve Furber "ARM System Architecture"*, Addison – Wesley Longman Publishing Co. Inc. Boston, Mam USA 1996 ISBN 02014035

## PLANIFICACIÓN DEL CURSO

### Objetivos Generales:

Al finalizar el curso, el estudiante podrá programar en lenguaje C todos los modelos de placas industriales/ educativas CIAA, manejando sus herramientas, estructura de Firmware y disposición de repositorios.

### Objetivos Particulares:

- Analizar las principales características de la arquitectura de los microcontroladores ARM Cortex M4 en general y del LPC4337 en particular.
- Estudiar el hardware de la EDU-CIAA-NXP y de la CIAA-NXP.
- Presentar herramientas de gestión de repositorio.
- Comprender los pasos de instalación del IDE de la CIAA
- Analizar en forma general el estándar POSIX y sus ventajas.
- Presentar el concepto de capa de abstracción de hardware (HAL) y ejercitar con la

biblioteca LPCOpen.

### Metodología de Trabajo:

Clases teóricas y clases prácticas en modalidad hands-on, utilizando placas EDU\_CIAA\_NXP con microcontrolador LPC4337JBD144 perteneciente a la familia ARMv7M.

### Equipo docente:

- Mg. Bioingeniero Eduardo Filomena ([efilomena@bioingenieria.edu.ar](mailto:efilomena@bioingenieria.edu.ar))
  - Profesor Titular de *Electrónica Digital* de la Facultad de Ingeniería de la U.N.E.R.
  - Socio fundador de CIMA electromedicina
  - Responsable del Proyecto “EDU-CIAA”
  
- Bioingeniero Juan Manuel Reta ([jmreta@bioingenieria.edu.ar](mailto:jmreta@bioingenieria.edu.ar))
  - Profesor Adjunto de *Sistemas de Adquisición y Procesamiento de Señales* de la Facultad de Ingeniería de la U.N.E.R.
  - Director del Laboratorio de Prototipado Electrónico e Impresión 3D.
  
- Bioingeniero Gonzalo Cuenca ([gcuenca@bioingenieria.edu.ar](mailto:gcuenca@bioingenieria.edu.ar))
  - J.T.P. de *Sistemas de Adquisición y Procesamiento de Señales* de la Facultad de Ingeniería de la U.N.E.R.
  - Auxiliar de primera de *Electrónica Programable* de la Facultad de Ingeniería de la U.N.E.R.

### Cronograma del Curso:

El curso alcanza las 90 horas con la siguiente distribución:

- 60 horas presenciales
  - 50 horas de Clase los días viernes por la mañana
  - 10 horas de práctica / consulta los días viernes por la tarde (días a definir según la necesidad del curso)
  
- 30 horas trabajo final con horario de consulta

Los encuentros teórico-prácticos son de 5 horas de duración los días viernes de 08:30 a 13:30, distribuidas de la siguiente manera:

- 1) Viernes 8 de abril: Instalación de CIAA –IDE – Primeros pasos (Blinking)
  
- 2) Viernes 15 de abril: T1: Hardware AbstractionLayer (HAL) – LPCOpen – Estructura de CIAA Firmware  
P1 *Blinking* con Retardo.
  
- 3) Viernes 22 de abril: P2 *Blinking* con Interrupciones Temporizadas.
  
- 4) Viernes 29 de abril: T2: Gestión de repositorios- Arquitectura del Firmware de la CIAA–  
P2 Continuación.

- 5) Viernes 6 de mayo: P3 Generación de Señales Analógicas (Conversión DA).
- 6) Viernes 13 de mayo: T3: Hardware de la CIAA y de la EDU-CIAA  
P3 Continuación.
- 7) Viernes 20 de mayo: P4 Adquisición de datos – AD con Interrupciones Temporizadas.
- 8) Viernes 27 de mayo: T4: Arquitectura del LPC 4337 y de CORTEX M.  
P4: Continuación.
- 9) Viernes 3 de junio: -----
- 10) Viernes 10 de junio: T5 POSIX - HIS  
P5 Transmisión de datos adquiridos a través del Puerto Serie (UART).
- 11) Viernes 17 de junio: Examen integrador

#### **Condiciones de Regularidad y Promoción:**

El curso se aprobará con la presentación completa de todos y cada uno de los trabajos de laboratorio propuestos funcionando.

Al finalizar el curso, los alumnos serán evaluados con un ejercicio integrador y preguntas teóricas correspondientes a los temas vistos.

#### **Infraestructura necesaria:**

Aula con la capacidad y comodidad adecuada:

- 20 computadoras con conexión a Internet con el software instalado (CIAA - IDE)
- EDU\_CIAA\_NXP, una por cada computadora, incluyendo cable USBA a micro USB.
- Pizarrón.
- Cañón para proyección.
- 2 Osciloscopios digitales y 2 generadores de señal de audio.

#### **N<sup>ro</sup>. Inscriptos:**

Mínimo 8 alumnos – máximo 20 alumnos.